

サブミクロン MOSFET における 2次元表面電位分布による閾値電圧の解析

片山 功* 山本 弘明*

Study of Threshold Voltage for Submicronmeter MOSFET's based on Two-Dimensional Surface Potential Distribution

Isao KATAYAMA and Hiroaki YAMAMOTO

(Received Feb. 27, 1998)

Theoretical study has been performed for the normal and the short-channel MOSFET's by solving the two-dimensional Poisson's equation. The value of the minimum potential and the minimum potential point in the channel region related with the drain voltage are calculated, which leads us to estimate the value of the threshold voltage. The drain current dependence on the gate voltage is investigated for the subthreshold region and reasonable results are obtained. It is considered that the method proposed in this paper is a reasonable one for the threshold voltage modeling of submicronmeter MOSFET's.

Key Words : Submicronmeter MOSFET, Short-Channel Effect, Minimum Potential, Threshold Voltage

1 序論

集積回路の主要素子の一つである MOSFET は、高密度化、高性能化のために微小化され、チャネル長 $0.25[\mu\text{m}]$ の素子が実用段階となり、さらに数 $10[\text{nm}]$ へと微小化が進んでいる [1]。このような急激な製造技術の発展に対してその動作解析、素子設計に対する理論は十分に解明されている状態とはいえ、実験先行の分野となっている。MOSFET の特性解析の一つにポアソン方程式をもとに解析を行う手法があり、これまで、一次元モデルのグラジュアルチャネルモデルや空乏モデル等が用いられてきた [2]。しかし、素子の微小化により、素子内部に通常の MOSFET とは異なる物理現象が現れはじめ、一般に短チャネル効果と呼ばれる閾値電圧の減少や、スイッチング特性の劣化等が生じてきた。短チャネル効果の生じる MOSFET に対しては上述の一次元モデルではその解析は不可能となる。したがって、従来このような現象の解析には 2次元での数値解析が用いられている [3,4]。しかし、この手法では正確な解析結果が得られる反面、回路シュミレータ等に適用する際、計算時間の増大等の問題が生じ、さらに数値解析であるためその物理的背景を理解することが困難となる。このような問題を解決するためには、サブミクロンサイズの MOSFET に対しての有効な解析モデルが切望され、研究が進められている [5-7]。

本研究では、サブミクロン MOSFET に対して半導体の表面電位分布に着目したモデルを提案し解析を遂行する。本モデルでは、まずゲート空乏層下におけるポアソン方程式から 2次元空間での電位分布を求める。この際、チャネル長の減少およびドレイン電圧の増加が半導体表面の電位分布に与える影響をドレイン電圧の印加有無の両方の場合に対して調べる。さらに、微小化に伴う MOSFET の電

位分布の変化に対して重要な物理量となる最小電位点および最小電位に対する解析式を導出する。さらに、閾値電圧およびサブスレッショルド領域の電流-電圧特性の解析および考察を行う。結論として、本研究で提案したサブミクロン MOSFET に対する解析モデルは実用上も有用であることを示す。

2 半導体表面の電位分布

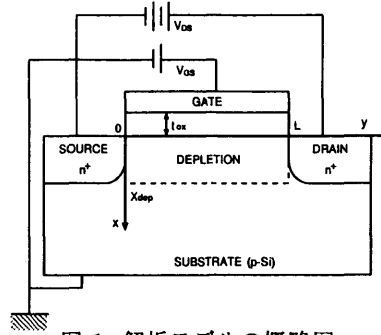


図 1: 解析モデルの概略図

解析に用いる MOS 構造を図 1 に示す。ゲートから基板方向を x 軸，ソースからドレイン電極方向を y 軸に選ぶと，ゲート下の空乏層領域におけるポアソン方程式は次式で与えられる。

$$\frac{d^2\phi_x}{dx^2} + \frac{d^2\phi_y}{dy^2} = \frac{qN_A}{\epsilon_{si}} \quad (1)$$

- ϕ_x : 基板を基準とした x 軸方向の電位
- ϕ_y : 基板を基準とした y 軸方向の電位
- q : 素電荷
- N_A : 基板の不純物密度
- ϵ_{si} : シリコンの誘電率

電界 $E_x (\equiv -\frac{d\phi_x}{dx})$ を定義して酸化膜-半導体基板領域にガウスの定理 ($\epsilon_{ox}E_{ox} = \epsilon_{si}E_{si}$) を適用し，(1) 式を x 軸について半導体表面 ($x=0$) から空乏層深さ ($x=X_{dep}$) まで積分すると，

$$\epsilon_{ox} \frac{V_{GS} - V_{FB} - \phi_s(y)}{t_{ox}} + \epsilon_{si} X_{dep} \frac{d^2\phi_y}{dy^2} = qN_A X_{dep} \quad (2)$$

が得られる。ここで，

- V_{GS} : ゲート電圧
- V_{FB} : フラットバンド電圧
- ϕ_s : 強反転条件での表面電位
- t_{ox} : 酸化膜厚
- ϵ_{ox} : 酸化膜の誘電率
- X_{dep} : 空乏層深さ ($\approx \sqrt{\frac{2\epsilon_{si}}{qN_A} 2\phi_F}$)

である。(2) 式にソース電極 ($y=0$)，ドレイン電極 ($y=L$) の境界条件を与えることで表面電位に対する解析式を得ることができる。

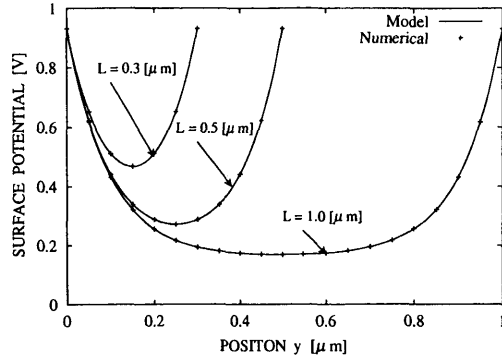


図 2: 半導体表面の電位分布

$$(N_A = 10^{21}[\text{m}^{-3}], N_D = 10^{26}[\text{m}^{-3}], t_{ox} = 100[\text{nm}], V_{GS} = 0.3[\text{V}], V_{DS} = 0[\text{V}])$$

2.1 チャネル長に対する表面電位の変化

まず、ドレイン電圧の影響を考慮するためにドレイン電圧印加の有無 ($V_{DS} = 0, V_{DS} > 0$) のそれぞれに対して解析を行う。本節では、 $V_{DS} = 0$ での表面電位について解析を行う。

y 方向の表面電位を $\phi_s^0(y)$ とし、境界条件 ($\phi_s^0(0) = V_{bi}$, $\phi_s^0(L) = V_{bi}$) を用いて (2) 式を解くと表面電位は

$$\phi_s^0(y) = V_{sL} + (V_{bi} - V_{sL}) \frac{\sinh(y/l) + \sinh[(L-y)/l]}{\sinh(L/l)} \quad (3)$$

となる。ここで、

$$V_{sL} = V_{GS} - V_{th0} + 2\phi_F \quad (4)$$

$$V_{th0} = V_{FB} + qN_A X_{dep} t_{ox} \quad (5)$$

$$V_{bi} = \frac{k_B T}{q} \ln \left(\frac{N_A N_D}{n_i^2} \right) \quad (6)$$

$$l = \sqrt{\frac{\epsilon_{si} t_{ox} X_{dep}}{\epsilon_{ox}}} \quad (7)$$

- V_{bi} : 拡散電位
- V_{sL} : 長チャネルモデルでの表面電位
- V_{th0} : 長チャネルモデルでの閾値電圧
- N_D : ソース、ドレイン電極下の不純物密度
- k_B : ボルツマン定数
- T : 絶対温度
- n_i : 真性電子密度

である。上式に V_{GS} を与えることによって半導体表面の電位分布を得ることができる。 $V_{DS} = 0$ に対する表面電位分布を図 2 に示す。(3) 式を用いた解析結果は Model, (2) 式を有限差分法によって数値解析した結果は Numerical の表示でそれぞれ実線と + 印で示す。両者の結果は良く一致しており、上で得た解析式が有用であることがわかる。図 2 に示すようにチャネル長が短くなるにつれて電位の平坦な部分が消失していく事が確認でき、従来のチャージシェアモデル等で用いられている 1 次元空間での表面電位 $\phi_s = \text{一定}$ の近似は成立しないことがわかる。今回、解析に用いたパラメータ

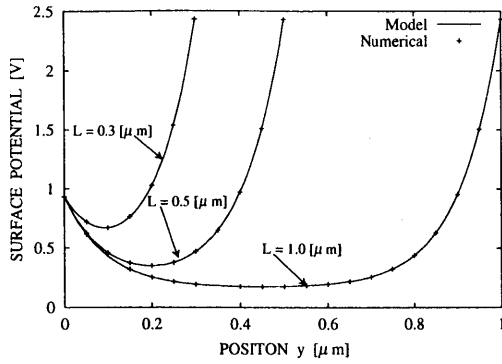


図 3: 半導体表面の電位分布 ($V_{DS} = 1.5[V]$)

($N_A = 10^{21}[\text{m}^{-3}]$, $N_D = 10^{26}[\text{m}^{-3}]$, $t_{ox} = 100[\text{nm}]$, $V_{GS} = 0.3[V]$)

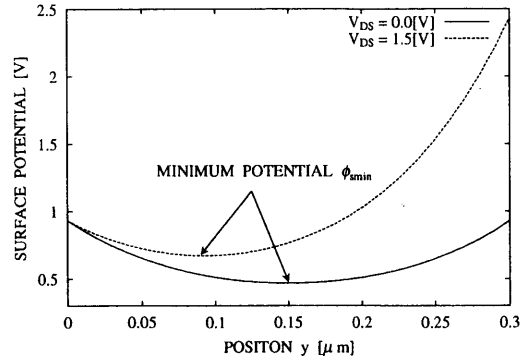


図 4: 電位分布の比較

$N_A = 10^{21}[\text{m}^{-3}]$, $t_{ox} = 100[\text{nm}]$ では、チャネル長 L が約 $1.5[\mu\text{m}]$ 以下の領域で従来の電位分布一定の近似が成り立たなくなることがわかる。また、電位分布の形状の変化だけでなく最小の電位点の値もチャネル長の減少に伴って増加しており、従来の一次元モデル近似は適用不可能で、微小 MOSEFT の解析には 2 次元空間で表面電位の分布を考慮する必要があると考えられる。

2.2 ドレイン電圧による表面電位の変化

本節では、 $V_{DS} > 0$ の場合に対する表面電位の変化を考えることにする。 y 方向の表面電位を $\phi_s(y)$ とし、境界条件 ($\phi_s(0) = V_{bi}$, $\phi_s(L) = V_{bi} + V_{DS}$) を用いて (2) 式を解くと、 $V_{DS} > 0$ に対する解析式は次式ようになる。

$$\phi_s(y) = V_{sL} + [(V_{bi} - V_{sL})(\sinh(y/l) + \sinh[(L-y)/l]) + V_{DS} \sinh(y/l)] / \sinh(L/l) \quad (8)$$

(3) 式を用いると (8) 式は

$$\phi_s(y) = \phi_s^0 + V_{DS} \frac{\sinh(y/l)}{\sinh(L/l)} \quad (9)$$

となり、ドレイン電圧による電位の変化 $\Delta\phi_s(y)$ は

$$\Delta\phi_s(y) = V_{DS} \frac{\sinh(y/l)}{\sinh(L/l)} \quad (10)$$

で表される。

$V_{DS} = 0$ の場合と同様に、上式に V_{GS} , V_{DS} を与えることによって半導体表面の電位分布を得ることができ、 $V_{DS} > 0$ での表面電位分布の解析結果は図 3 のようになる。解析に用いたデバイスパラメータは $V_{DS} = 0$ の場合と同じである。図からチャネル内部で電位の平坦な部分が消失する現象が $V_{DS} = 0$ と同様に生じていることがわかる。この場合ドレイン電極付近での電位の増加が $V_{DS} = 0$ の場合と比較して顕著になっていることが確認できる。これは (10) 式の $\Delta\phi_s(y)$ の影響である。

チャネル長が十分長い場合ではドレイン電圧による電位の変化はチャネル中央部分では無視することができるが、 $L = 0.5[\mu\text{m}]$ 以下の微小チャネル長の場合にはドレイン電圧の影響がソース側にまで及び、最小電位の増加と最小電位点の移動が確認できる。最小電位および最小電位点は閾値電圧に大きな影響を与えるため、以上の結果をもとにして次節でさらに詳しく解析を遂行する。

3 チャネル内の最小電位, 最小電位点

この章では, 最小電位, 最小電位点のチャネル長およびドレイン電圧による変動について解析する. 電位分布の解析結果からわかるように, 表面 ($x = 0$) での電位は, $d\phi_s(y)/dy = 0$ を満たす点 y_0 で最小値 ϕ_{smin} をとる. ϕ_{smin} および y_0 は次式を解くことで得られる.

$$\begin{cases} \phi_s(y_0) &= \phi_{smin} \\ \left. \frac{d\phi_s}{dy} \right|_{y=y_0} &= 0 \end{cases} \quad (11)$$

3.1 チャネル長に対する最小電位, 最小電位点の変化

本節では, $V_{DS} = 0$ の場合の最小電位 ϕ_{smin}^0 , 最小電位点 y_0^0 について考える. (3) 式から, 表面電位の y 方向に対する方程式

$$\frac{d\phi_s^0(y)}{dy} = (V_{bi} + V_{sL}) \frac{\cosh(y/l) - \cosh[(L-y)/l]}{l \sinh(L/l)} \quad (12)$$

が得られる. 上式より最小電位点は $y_0 = L/2$ となり, 最小電位 ϕ_{smin}^0 は

$$\begin{aligned} \phi_{smin}^0 &= \phi_s(y_0) \\ &= V_{sL} + (V_{bi} - V_{sL}) \frac{\sinh(y_0^0/l) + \sinh[(L - y_0^0)/l]}{\sinh(L/l)} \\ &= V_{sL} + [2(V_{bi} - V_{sL})] \frac{\sinh(L/2l)}{\sinh(L/l)} \end{aligned} \quad (13)$$

となる. 上式からチャネル長に対する ϕ_{smin}^0 の変化を考察することができる. 図 5 の解析結果から, ϕ_{smin}^0 の変化はチャネル長の微小化によって増加していくことが確認できる. この最小電位のチャネル長に対する変化がチャネル長の微小化による閾値電圧の低下に影響を与えていことになる.

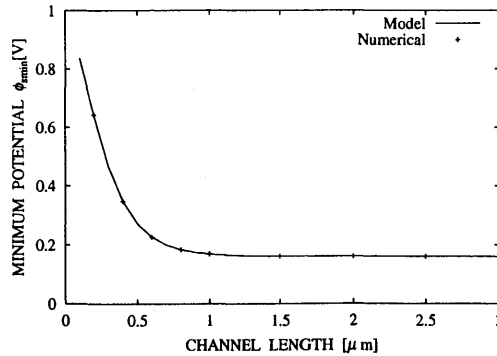


図 5: チャネル長による最小電位の変化

($N_A = 10^{21}[\text{m}^{-3}]$, $N_D = 10^{26}[\text{m}^{-3}]$, $t_{ox} = 100[\text{nm}]$, $V_{GS} = 0.3[\text{V}]$, $V_{DS} = 0[\text{V}]$)

3.2 ドレイン電圧に対する最小電位, 最小電位点の変化

本節では, $V_{DS} > 0$ の場合の最小電位, 最小電位点について考察を行う.

(8) 式から, 表面電位の y 方向に対する方程式

$$\frac{d\phi_s(y)}{dy} = (V_{bi} + V_{sL}) \frac{\cosh(y/l) - \cosh[(L-y)/l]}{l \sinh(L/l)} + \frac{\cosh(L/l)}{l \sinh(L/l)} \quad (14)$$

が得られる. (11) 式と上式から最小電位点 y_0 は次式で表される.

$$y_0 = \frac{1}{2}l \ln \left[\frac{(V_{bi} - V_{sL}) \exp(L/l) - (V_{bi} - V_{sL} + V_{DS})}{(V_{bi} - V_{sL} + V_{DS}) - (V_{bi} - V_{sL}) \exp(-L/l)} \right] \quad (15)$$

ここで y_0 を

$$y_0 = y_0^0 - \Delta y_0 \quad (16)$$

と表すと, $y_0^0 = L/2$ より,

$$y_0 = \frac{L}{2} - \frac{1}{2}l \ln \left[\frac{(V_{bi} - V_{sl} + V_{DS}) \exp(L/2l) - (V_{bi} - V_{sl}) \exp(-L/2l)}{(V_{bi} - V_{sl}) \exp(L/2l) - (V_{bi} - V_{sl} + V_{DS}) \exp(-L/2l)} \right] \quad (17)$$

となり, V_{DS} による y_0 の変化量 Δy_0 は次式で与えられる.

$$\Delta y_0 = \frac{1}{2}l \ln \left[\frac{(V_{bi} - V_{sl} + V_{DS}) \exp(L/2l) - (V_{bi} - V_{sl}) \exp(-L/2l)}{(V_{bi} - V_{sl}) \exp(L/2l) - (V_{bi} - V_{sl} + V_{DS}) \exp(-L/2l)} \right] \quad (18)$$

(17) 式から, y_0 の V_{DS} 依存性は図 6 に示すようになる. 図から V_{DS} の増加に伴い Δy_0 が増加し, y_0 の位置がソース側に移動することが確認できる. このことから, $L \gg \Delta y_0$ の場合は表面電位に対するドレイン電圧の影響は無視できるが, チャネル長の微小化に伴って表面電位に対するドレイン電圧の影響が大きくなり, その効果が重要になってくることがわかる.

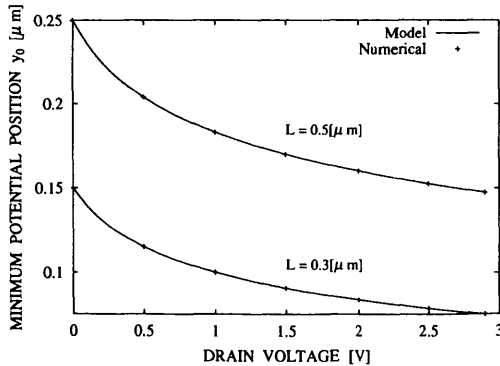


図 6: 最小電位点のドレイン電圧依存性

($N_A = 10^{21}[\text{m}^{-3}]$, $N_D = 10^{26}[\text{m}^{-3}]$, $t_{ox} = 100[\text{nm}]$, $V_{GS} = 0.3[\text{V}]$)

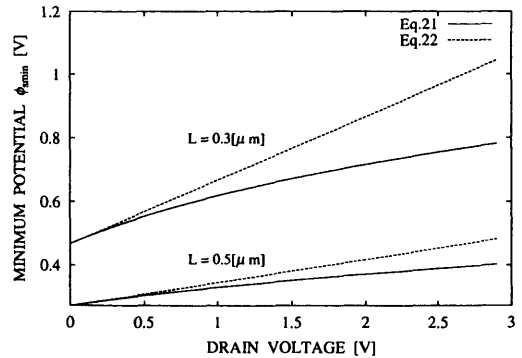


図 7: 最小電位のドレイン電圧依存性

最小電位 ϕ_{smin} は, $\phi_s(y_0) = \phi_{smin}$ より, (15) 式を用いて

$$\phi_{smin} = V_{sL} + \frac{[(V_{bi} - V_{sL})(\sinh(y_0/l) + \sinh[(L - y_0)/l]) + V_{DS} \sinh(y_0/l)]}{\sinh(L/l)} \quad (19)$$

と表すことができる.

ここで V_{DS} が十分小さい場合 ($V_{DS} \ll V_{bi} - V_{sL}$), $y_0 = L/2$ と近似することができる. これを (19) 式に用いると ϕ_{smin} は次式となる.

$$\phi_{smin} = V_{sL} + [2(V_{bi} - V_{sL}) + V_{DS}] \frac{\sinh(L/2l)}{\sinh(L/l)} \quad (20)$$

(19), (20) 式を比較すればわかるように, $V_{DS} \ll V_{bi} - V_{sL}$ の場合では, ϕ_{smin} のドレイン電圧による変化はドレイン電圧に比例して増加する. 一方, $V_{DS} > V_{bi} - V_{sL}$ の領域における ϕ_{smin} の変化は簡単には表現できず数値解析が必要となる. 図 7 をみるとドレイン電圧が低い場合には最小電位の変化はほぼ線形的に上昇しているのに対し, ドレイン電圧が高い領域では低い場合より緩やかに上昇していることが確認できる.

4 閾値電圧の解析

本章では, 閾値電圧 V_{th} を, チャンネル内で強反転状態が生じる時の V_{GS} と仮定し, 表面の最小電位

$$\phi_{smin}^0 = 2\phi_F \left[= \frac{k_B T}{q} \ln \left(\frac{N_A}{N_i} \right) \right] \quad (21)$$

から, その値を求めることにする.

4.1 閾値電圧のチャンネル長依存性

図 8 は閾値電圧のチャンネル長依存性である. 図中で ChargeShare の記号は破線でチャージシェアモデル [8] を用いて解析を行った結果を示している. Model は実線で表され, 最小電位の解析式に (21) 式を用いた結果である. また, +印で示した Numerical は (2) 式に (21) 式を代入した結果である.

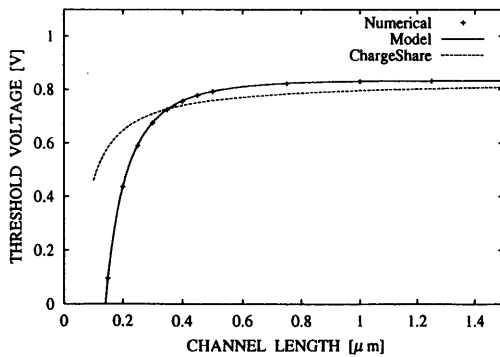


図 8: 閾値電圧のチャンネル長依存性 ($V_{DS} = 0[V]$)

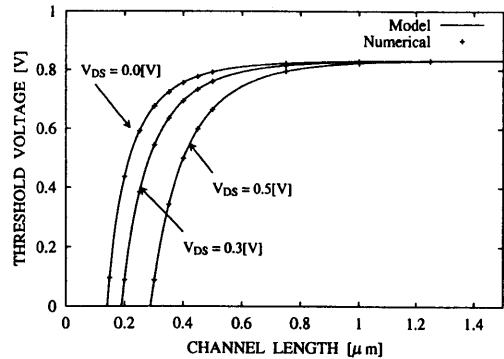


図 9: 閾値電圧のチャンネル長依存性

($N_A = 10^{21}[\text{m}^{-3}]$, $N_D = 10^{26}[\text{m}^{-3}]$, $t_{ox} = 100[\text{nm}]$)

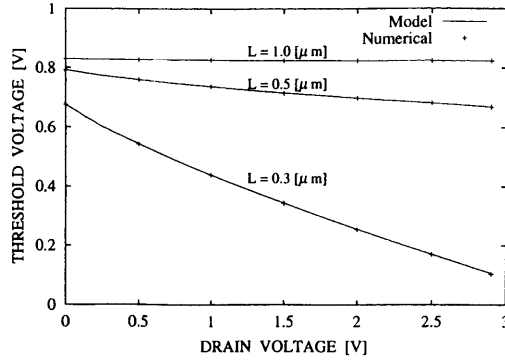


図 10: ドレイン電圧による 閾値電圧の変化

$$(N_A = 10^{21}[\text{m}^{-3}], N_D = 10^{26}[\text{m}^{-3}], t_{ox} = 100[\text{nm}])$$

チャネル長が $0.5[\mu\text{m}]$ よりも短くなるとチャネル長に対する閾値電圧の減少が激しくなることがわかる。このような傾向は実験結果等で報告されている現象 [10] と一致する。またチャージシエamodelを用いた解析ではチャネル長 $0.5[\mu\text{m}]$ 以下での閾値電圧の急激な減少を表せなくなっている。これは表面電位に対する一次元モデルでの近似が成立しなくなることを示していると考えることができる。 $V_{DS} > 0$ での閾値電圧のチャネル長依存性を図9に示す。図から、 $V_{DS} > 0$ では $V_{DS} = 0$ の場合よりもチャネル長に対して閾値電圧の減少が早まることがわかる。

4.2 閾値電圧のドレイン電圧依存性

閾値電圧のドレイン電圧依存性を図 10 に示す。図からはドレイン電圧の増加によって閾値電圧が減少し、閾値電圧の減少 ΔV_{th} はチャネル長の減少につれて増加していくことが確認できる。微小チャネル長での閾値電圧の減少はチャネル長の微小化に加え、ドレイン電圧の増加によってさらに大きくなる現象は表面電位の解析式 (8) と関連付けて考えることができる。このような閾値電圧の変化は他の実験等で報告されている結果 [5] とよく一致しており、本研究で用いた空乏層領域におけるポアソン方程式から導いた解析モデルは微小チャネル MOSFET に対する閾値電圧のチャネル長の影響およびドレイン電圧の影響の解析に有用であることがわかる。

5 サブスレッショルド領域の解析

本章では、サブスレッショルド領域におけるドレイン電流－ゲート電流特性の解析を上述の表面電位の解析式を用いて行う。ドリフトおよび拡散電流を考慮した場合の y 方向の電流連続式は次式で表される [9]。

$$\begin{aligned} J_{ny} &= q \left(-n\mu_n \frac{d\phi}{dy} + D_n \frac{dn}{dy} \right) \\ &= qD_n \left(-\frac{q}{k_B T} n \frac{d\phi}{dy} + \frac{dn}{dy} \right) \end{aligned} \quad (22)$$

ここで、 ϕ はソース電極を基準とした電位を表し、表面電位 ϕ_s との間には次の関係がある。

$$\phi_s = \phi + V_{bi} \quad (23)$$

電子密度 n は次式で定義される.

$$n \equiv n_i \exp \left[\frac{q(\phi - \phi_n)}{k_B T} \right] \quad (24)$$

ここで, ϕ_n は擬フェルミポテンシャルであり, (22) 式から y 方向の電流密度は

$$\begin{aligned} J_{ny} &= q \left(-n\mu_n \frac{d\phi}{dy} + D_n \frac{dn}{dy} \right) \\ &= -q\mu_n n_i \exp \left[\frac{q(\phi - \phi_n)}{k_B T} \right] \frac{d\phi_n}{dy} \end{aligned} \quad (25)$$

となる. 境界条件 $\phi(0) = 0$, $\phi(L) = V_{DS}$, および $n(L) = n(0) = N_D$ を用いると, (25) 式は

$$J_{ny} = qD_n N_D \frac{\left(1 - \exp \left[\frac{q}{k_B T} (-V_{DS}) \right] \right)}{\int_0^L \exp \left[\frac{q}{k_B T} (-\phi) \right] dy} \quad (26)$$

となる. サブスレッショルド領域におけるドレイン電流 $I_{D(dd)}$ は次式で与えられる.

$$\begin{aligned} I_{D(dd)} &= J_{ny} \cdot W \cdot \delta \\ &= \mu_n \left(\frac{k_B T}{q} \right)^2 W N_D \sqrt{\frac{\epsilon_s q}{2N_A(\phi_s)}} \cdot \frac{\left(1 - \exp \left[\frac{q}{k_B T} (-V_{DS}) \right] \right)}{\int_0^L \exp \left[\frac{q}{k_B T} (-\phi) \right] dy} \end{aligned} \quad (27)$$

図 11 に (27) 式および一次元モデル [2] を用いたチャネル長 $L = 0.3, 0.5, 1.0 [\mu\text{m}]$ に対するサブスレッショルド領域のドレイン電流 – ゲート電圧特性を示す. (27) 式の解析結果ではチャネル長の減少により電流 – 電圧特性の傾きが小さくなり, これはスイッチング素特性に対して望ましくない特性である. これはスイッチング素子やメモリとして MOSFET を用いる際の性能や信頼性に悪影響を及ぼすことになる [10,11]. また, 同図からチャネル長の減少に伴う電流値の増加も確認でき, これにより閾値電圧が低下していくと考えられる. これらの現象はチャネル内での表面電位が大きく変化することと関連付けて考えることができ, サブミクロン MOSFET の解析にはチャネル内での表面電位を正確に把握することが重要であることがわかる.

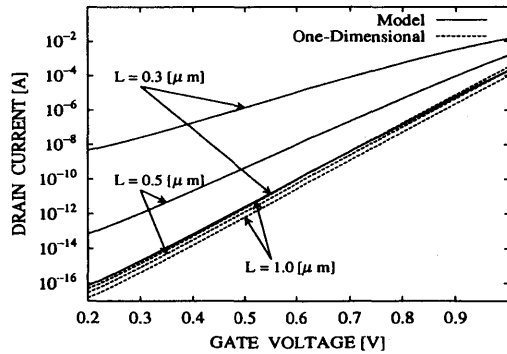


図 11: ドレイン電流 – ゲート電圧特性

$$(N_A = 10^{21} [\text{m}^{-3}], N_D = 10^{26} [\text{m}^{-3}], t_{ox} = 100 [\text{nm}])$$

6 結論

本研究では、MOSFETの微小化に伴って生じる短チャネル効果および電流－電圧特性の解析のため、まずゲート空乏層下におけるポアソン方程式から表面電位分布についての解析式を導出した。 $V_{DS} = 0$ および $V_{DS} > 0$ の場合について MOSEFT の微小化によって生じる表面電位の変化にチャネル長とドレイン電圧がそれぞれどのように影響を及ぼすかを明確にした。次に、解析式を基にして表面電位に対する詳細な解析を行った。表面電位についての解析結果を閾値電圧、サブスレッショルド領域でのゲート電流－ドレイン電圧特性の解析に用いた。それにより、サブミクロン MOSFET の閾値電圧のチャネル長依存性は、チャネル長 $1.0 \sim 0.5[\mu\text{m}]$ のものより急激であり、ドレイン電圧に対する変化もチャネル長の微小化により増加することを確認した。従来の解析手法であるチャージシエアモデルと比較して、本モデルの解析結果が他のシミュレーションや実験結果で報告されている特性に良く一致していることも確認した。サブスレッショルド領域でのドレイン電流－ゲート電圧特性の解析では、スイッチング素子やメモリとしての動作および信頼性に悪影響を及ぼすと考えられる特性が表れ、実験結果と半定量的に一致する結果を得た。以上のことから、チャネル長の微小化による表面の電位分布の変化に着目した本研究の解析手法はサブミクロン MOSEFT の解析に有用であると考えられる。

参考文献

- [1] M. Ono, M. Saito, T. Yoshitomi, C. Fiegna, T. Ohoguro, and H. Iwai, "A 40-nm Gate Length n-MOSFET", *IEEE Trans. Electron Devices*, **42**, 1822 (1995).
- [2] S. M. Sze, *Physics of Semiconductor Devices* (New York: Wiley, 1981).
- [3] S. Selbererr, A. Schutz, and H. W. Potzl, "MINIMOS-A Two Dimensional MOS Transistor Analyzer", *IEEE Trans. Electron Devices*, **ED-27**, 1540 (1980).
- [4] J. A. Greenfield and R. W. Dutton, "Nonplanar VLSI device analysis using the solution of Poisson's equation," *IEEE Trans. Electron Devices*, **ED-27**, 1520 (1980).
- [5] Z. H. Liu, J. H. Hung, T. Y. Chan, M. C. Jeng, P. K. Ko and Y. C. Cheng, "Threshold Voltage Model for Deep-Submicronmeter MOSFET's", *IEEE Trans. Electron Devices*, **40**, 87 (1993).
- [6] C. Turchetti, and G. Masetti, "A Charge-Sheet Analysis of Short-Channel Enhancement-Mode MOSFET's", *IEEE J. Solid-State Circuits*, **21**, 267 (1986).
- [7] M. Conti and C. Turchetti, "On the Short-Channel Theory for MOS Transister", *IEEE Trans. Electron Devices*, **38**, 2657 (1991).
- [8] G. W. Taylor, "Subthreshold Conduction in MOSFET's", *IEEE Trans. Electron Devices*, **25**, 337(1978).
- [9] T. Grotjohn and B. Hoefflinger, "A Parametric Short-Channel MOS Transister Model for Subthreshold and Strong Inversion Current", *IEEE Trans. Electron Devices*, **31**, 234 (1984).
- [10] T. A. Fjeldly, M. Shur, "Threshold Voltage Modeling and the Subthreshold Regime of Operation of Short-Channel", *IEEE. Trans. Electron Devices* **40**, 137 (1993).
- [11] K. R. Green and J. G. Fossum, "A Simple Two-Dimensional Model for Subthreshold Channel-Length Modulation in Short-Channel MOSFET's", *IEEE Trans. Electron Devices*, **40**, 1560 (1993).